

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-153903
 (43)Date of publication of application : 16.06.1995

(51)Int.Cl. H01L 25/00

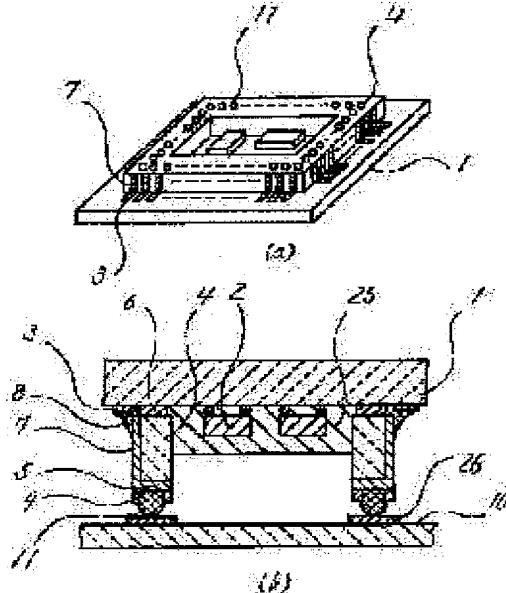
(21)Application number : 05-297137 (71)Applicant : NEC CORP
 (22)Date of filing : 29.11.1993 (72)Inventor : SAITO MASARU
 BONSHIHARA MANABU

(54) SEMICONDUCTOR DEVICE PACKAGE

(57)Abstract:

PURPOSE: To mount semiconductor chips on both surfaces of an MCM substrate, which is attached to a mother board, by providing electrode terminals, which are arranged on the opposite surface of a frame provided on the MCM substrate with respect to the MCM substrate and wherein protruding solder or conductive paste electrically connected to the circuit of the MCM substrate is provided.

CONSTITUTION: A frame 4 for preventing flow of sealing resin is attached to the mounting surface of an MCM substrate 1 for an LSI chip 2. Connecting pads 3 are provided at the outer surface part of the frame 4. Electrode terminals 5 are provided at the opposite surface of the bonding surface of the frame 4 and the MCM substrate 1. Side surface terminals 7 connected to the terminal 5 are provided at the side surface. Solder balls 11 are formed at the terminals 5. The frame 4 is fixed with a bonding agent 6. Cream solder is applied on the pads 3 and the terminals 7. The pads of the MCM substrate 1 and the terminals 7 of the frame 4 are electrically connected with the solder 8 by reflow heating. The inside of the frame 4 is filled with a sealing resin 25. This part is mounted on a mother board 10 and electrically connected to pads 26 on the side of the mother board by reflow heating.



(51)Int.Cl.⁸
H 0 1 L 25/00識別記号 庁内整理番号
A

F I

技術表示箇所

(21)出願番号 特願平5-297137
(22)出願日 平成5年(1993)11月29日

審査請求 有 請求項の数9 OL (全6頁)

(71)出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 斎藤 優
東京都港区芝五丁目7番1号 日本電気株
式会社内
(72)発明者 益子原 学
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74)代理人 弁理士 京本 直樹 (外2名)

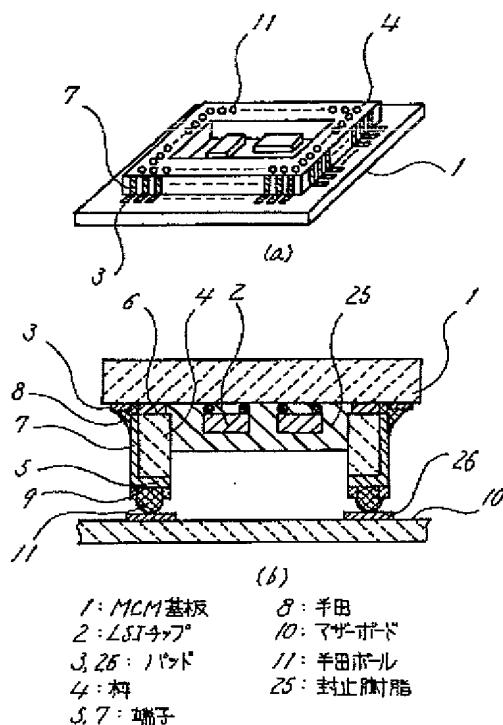
(54)【発明の名称】 半導体装置パッケージ

(57)【要約】

【目的】 MCM (マルチチップモジュール) を用いて高密度実装を得る。

【構成】 MCM基板1に搭載したLSIチップ2を樹脂封止する際の流れ止め用枠4に、配線層及び、MCM基板に接続する側面端子7と、マザーボードに接続する電極端子5を設ける。この枠上の電極端子5及び側面端子7は、半田又は導電性ペーストや異方性導電シート等でMCM基板及びマザーボードのパッドと電気的に接続する。MCM基板の両面を同様の構造とすることで、LSIチップを含む電子部品の両面実装及びMCMの積み重ね接続を行う。

【効果】 MCM基板の両面へ電子部品を実装可能となり、またMCMを積み重ね接続することが可能となる。



【特許請求の範囲】

【請求項1】 半導体チップを搭載するMCM基板と、前記半導体チップを内側に囲み前記MCM基板に設けられた枠と、前記枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記枠の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子とを含むことを特徴とする半導体装置パッケージ。

【請求項2】 半導体を両面に搭載するMCM基板と、前記半導体チップを内側に囲み前記MCM基板の両面に設けられた2つの枠と、前記2つの枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記2つの枠の少くとも一方の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子とを含むことを特徴とする半導体装置パッケージ。

【請求項3】 半導体装置パッケージは両面に半導体チップを搭載したMCM基板と、このMCM基板の両面に設けられて前記半導体チップを内側に囲む枠と、前記枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記枠の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子とを備え、前記半導体装置パッケージを複数段重ね隣接する前記半導体装置パッケージの電極端子を互いに接続したことを特徴とする積層形の半導体装置パッケージ。

【請求項4】 枠のMCM基板側の面と前記MCM基板とが接着剤で固着され、前記枠の外側面に電極端子と連接して側面端子が設けられ前記MCM基板の前記枠より外側の部分に設けられたパッドと前記側面端子とが半田で接続された請求項1記載の半導体装置パッケージ。

【請求項5】 枠のMCM基板側の面に設けられた底面端子と前記MCM基板に設けられたパッドとが半田で接続され前記枠の外側面に電極端子及び前記底面端子と連接する側面端子が設けられた請求項1記載の半導体装置パッケージ。

【請求項6】 枠のMCM基板側の面に設けられた底面端子と前記MCM基板に設けられたパッドが異方性導電シートで電気的に接続され前記枠の外側面に電極端子及び前記底面端子と連接する側面端子が設けられた請求項1記載の半導体装置パッケージ。

【請求項7】 枠とMCM基板とが一体に形成された請求項1記載の半導体装置パッケージ。

【請求項8】 電極端子が格子状または千鳥状に配列された請求項1、4、5、6又は7記載の半導体装置パッケージ。

【請求項9】 電極端子の突起状の半田の回りに絶縁性樹脂からなる半田流れ防止ダムを設けた請求項1、4、5、6、7又は8記載の半導体装置パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置パッケージに関し、特に1枚の基板に複数の半導体集積回路チップを搭載するマルチチップモジュール(MCM)に関する。

【0002】

【従来の技術】図4に、従来のMCMを示す。MCM基板21上にLSIチップ19をフェースダウンでパンプ18を介してフリップチップ法、又はフェースアップでワイヤーボンディング法等により1個ないし複数個搭載した後、LSIチップ19の保護及び接続信頼性確保の為に封止樹脂25により全体を封止するが、そのままの状態で封止樹脂25を塗布すると、外周に広く樹脂が流れ出してしまうために枠24を設けている。MCM基板21はLSIチップ19の搭載面から裏面に至る配線層と接続用パッドを設けてあり、この接続用パッド上に半田のボールパンプ23を形成しマザーボード22に搭載する。その後、マザーボード22上に搭載されている他の電子部品と一緒にリフロー加熱することによりMCMをマザーボード22に接続する。このようなMCMは「CREATE ENGINEERING REPORTS 第17回CREATE-Show セミナー予稿集ボールグリッドアレイ(BGA)のパッケージングと実装技術」1頁～7頁に記載されている。この構造のMCMは、LSIチップ19の搭載面の裏面をマザーボード22との接続に使用しているのでMCM基板21の裏面に部品を実装することはできない。

【0003】図9(a)及び(b)は他の従来のMCMの斜視図及び断面図である。MCM基板30に半導体チップ29及び枠28を搭載し、MCM基板30上の枠28内に半導体チップ29を封止するための樹脂25を塗布してある。

【0004】MCM基板30のマザーボードとの電気的接続をMCM基板30の側面に設けた端子電極27を半田付けすることにより得ている。この場合、MCM基板30のLSIチップ29の搭載面の裏面は、マザーボードに密着実装するので裏面への部品実装はできなく又、密着実装しているためMCM基板が大きくなるとマザーボードの反りに対応できない。さらに複数個のMCMを積み重ね実装することもできない。このようなMCMは「NECユーザーズ・マニアルIEU-765C LL CタイプアイブリッドIC」3頁～4頁に記載されている。

【0005】そのほかの従来の半導体装置パッケージとしては「92LSIパッケージ新技術シンポジウム論文集—高速高密度LSIパッケージ技術の展望」55頁～58頁にLSIチップを搭載した基板を積み重ねて多階層にしたものが記載されている。またISHM発行の「IJMPE-Vol.16, Number 2 Second Quarter 1993」117頁～12

3頁に同様に多階層の構造のものが記載されている。これらの構造では、端子同士の接続が難しく信頼性を向上させるためにはコストが高くなる。又、外部接続端子を外周部に設けている為、端子数が多くなると外形を大きくするか、端子を微細化する事が必要になり更に接続が困難となる。

【0006】

【発明が解決しようとする課題】従来、情報機器の高性能、高機能、さらに小型化といった要求に対応するためのプリント配線板へ電子回路を高密度に実装する方法として、MCMが用いられているが、さらなる高密度化に対応しようとする場合には従来のMCMでは難しい状況にある。さらに大幅な高密度化を図ろうとした場合、一つの解決手段としてマザーボードの高さ方向の空間を利用する構造がある。このような構造の半導体装置パッケージはMCMを積み重ねたりMCMの両面にLSIチップを搭載することにより得られるが、図8及び図9に示した従来のMCMでは裏面がマザーボードとの接続用に使われているのでこのような構造とすることはできない。また従来の多階層にした半導体装置パッケージでも単純に外部接続用端子を増やすと外形が大きくなってしまい、これを避けるために端子を微細化すると、マザーボード等との接続が困難となってしまう。したがって、さらに高密度化を図ることができないという問題があった。

【0007】

【課題を解決するための手段】本発明の半導体装置は、半導体チップを搭載するMCM基板と、前記半導体チップを内側に囲み前記MCM基板に設けられた枠と、前記枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記枠の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子とを備えている。

【0008】本発明の半導体装置パッケージは、半導体を両面に搭載するMCM基板と、前記半導体チップを内側に囲み前記MCM基板の両面に設けられた2つの枠と、前記2つの枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記2つの枠の少くとも一方の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子とを備えている。

【0009】本発明の積層形半導体装置パッケージは、半導体装置パッケージは両面に半導体チップを搭載したMCM基板と、このMCM基板の両面に設けられて前記半導体チップを内側に囲む枠と、前記枠の内側に充填され前記半導体チップを封止する封止樹脂と、前記枠の前記MCM基板の反対側の面に配列され電気的に前記MCM基板の回路に接続され突起状の半田又は導電ペーストを設けた電極端子を備え、前記半導体装置パッケージを複数段重ね隣接する前記半導体装置パッケージの電極端

子を互いに接続したことを特徴とする。

【0010】

【実施例】次に、本発明の実施例を図面を参照しながら説明する。

【0011】図1(a)及び(b)はそれぞれ本発明の第1の実施例の半導体装置パッケージの斜視図及びマザーボード10に搭載した直後(半田リフローを行う前)の状態を示す断面図である。MCM基板1(材質はガラスエポキシ、セラミック等)にLSIチップ2をフリップチップ法又は、ワイヤーボンディング法により搭載し、さらに封止樹脂流れ止め用枠4を取り付ける。MCM基板1のLSIチップ2の搭載面の枠4の外側となる外周部に接続用パッド3をもうけた。封止樹脂流れ止め用枠4のMCM基板1との接合面の反対面に電極端子5を設け側面に端子5に連接する側面端子7を設けてある。端子5にはマザーボード10との接続用に、予めクリーム半田(例えば、Sn-Pb系、Bi-Pb系、In-Pb系合金等)により半田ボール11を形成しておく。この際、リフロー時に半田が流れ落ちないようにソルダーレジストで端子5の回りにダム9を設けた。

【0012】この枠4をMCM基板1に接着剤6で固定した後にパッド3及び端子7にディスペンサでクリーム半田(例えばSn-Pb共晶半田)を塗布しリフロー加熱によりMCM基板1のパッド3と、枠4の端子7と半田8で電気的に接続する。その後、枠4の内側に封止樹脂25を充填しキュアすることにより第1実施例の構造を得た。以上の様にして得られた構造のMCMを、マザーボード10に搭載しリフロー加熱することで半田ボール11によりマザーボード側のパッド26と電気的に接続した。

【0013】本実施例のMCMは、MCM基板1の構造が簡単であるため安価に製造することができる。また半導体チップ2がMCM基板1、枠4及びマザーボード10で囲まれ、単に樹脂25で封止するより一層確実に半導体チップ2を保護することができる。

【0014】図2は、本発明の第2の実施例の半導体装置パッケージの断面図である。大半の構成要素は第1の実施例と同じであり、相違点のみを説明する。この第2の実施例ではMCM基板1の枠4の外側に接続用パッドを設けることなくMCM基板1の枠4との接合部に接続用パッド35を設けてある。また枠4のMCM基板1との接合面に側面端子7に連接する底面端子36を設けてある。パッド35又は、底面端子36にクリーム半田を塗布しリフロー加熱することによりMCM基板1と枠4とを電気的に接続した。また、半田の替わりに厚さ方向のみ導電性を有する異方導電性シートをMCM基板1と枠4との間に熱圧着する等の方法でこれらを電気的に接続することも可能である。その後、枠の外周を接着剤13で覆い内側に封止樹脂25を充填し硬化させ完成する。MCM基板1上の接着剤13の占める範囲は狭くで

きるのでこの実施例では、パッド3が枠4の外周より内側にあるため第1の実施例により小型化することができた。

【0015】図3は、本発明の第3の実施例の半導体装置パッケージの断面図である。第3の実施例では、MCM基板37が図1中のMCM基板1と枠4とが一体となったものに相当する。MCM基板37は配線層32、スルーホール33、外部接続用の端子5等を備えている。MCM基板37は印刷配線基板の中央部を切削して凹部を設ける等の方法で製造できる。この第3の実施例では枠の取り付け作業が不要になり組立工数低減が図れた。

【0016】図4(a)及び(b)はそれぞれ本発明の第4の実施例の半導体装置パッケージの斜視図及び断面図である。枠14はマザーボード10との接続面に接続用端子5を格子状、又は千鳥状に配置した構造で、MCM基板1及びマザーボード10との接続構造は、第1及び第2の実施例と同様とした。この実施例ではマザーボードとの接続ピッチを微細化することなく接続端子数を増やすことができた。

【0017】図5は本発明の第5の実施例の半導体装置パッケージの断面図である。第5の実施例のMCM基板1は、マザーボード10との接続面側の実装構造及び接続構造を第1及び第2の実施例と同様とし、これらと異なる点は、両面にLSIチップ2を実装して配線パターン及び、スルーホール(図示略)により枠4との接続面へ配線することで枠4を通じてマザーボード10と電気的に接続した。この実施例では、MCM基板1の両面にLSIチップ等の電子部品を搭載することで実装密度を増やすことができた。

【0018】図6は本発明の第6の実施例の半導体装置パッケージ15の構造を示す。大部分は第5の実施例と同様で異なる点としてはMCM基板1のマザーボード10との接続面側の反対面に設ける枠4を第1の実施例と同様とし、枠4に端子7、半田ボール11等を設けた。この実施例では、同じ枠を使用することで部品を共通化し部品種の削減を図ると共に、上部の半田ボール電極11を検査用プローブの接点に用いることで実装後の電気検査を行うことが可能になった。

【0019】図7は本発明の第7の実施例の断面図で、図6の半導体装置パッケージ15を、2個積み重ね、上の段の半導体装置パッケージ15の下側の枠4の端子5と下の段の半導体装置パッケージ15の上側の枠4の端子5とを半田ボール11により接続して積層形の半導体装置パッケージ17を構成している。図7においては半導体装置用パッケージ15を2段積み重ねているが、2段に限ることはなく3段以上積み重ねることも可能である。異なる回路を有する半導体装置パッケージを積み重ね、半導体装置パッケージ17を形成することも可能である。第7の実施例では、マザーボード上への実装面積を増やすことで実装密度を向上することができた。

【0020】

【発明の効果】以上説明したように本発明は、MCM基板に設けた枠のMCM基板と反対側の面に電極端子を設けることにより、マザーボードに取り付けるMCM基板の両面に半導体チップを搭載することができる。さらにMCM基板の両面に枠を設け、これらの枠に電極端子を設けることにより半導体チップを搭載したMCM基板を有する半導体装置パッケージを多段に積層して半導体チップの実装密度を高めることができる。

【図面の簡単な説明】

【図1】(a)及び(b)はそれぞれ本発明の第1の実施例の斜視図及び断面図である。

【図2】本発明の第2の実施例の断面図である。

【図3】本発明の第3の実施例の断面図である。

【図4】(a)及び(b)は本発明の第4の実施例の斜視図及び断面図である。

【図5】本発明の第5の実施例の断面図である。

【図6】本発明の第6の実施例の断面図である。

【図7】本発明の第7の実施例の積層形の半導体パッケージの断面図である。

【図8】従来の半導体装置パッケージの断面図である。

【図9】(a)及び(b)はそれぞれ従来の他の半導体装置パッケージの斜視図及び断面図である。

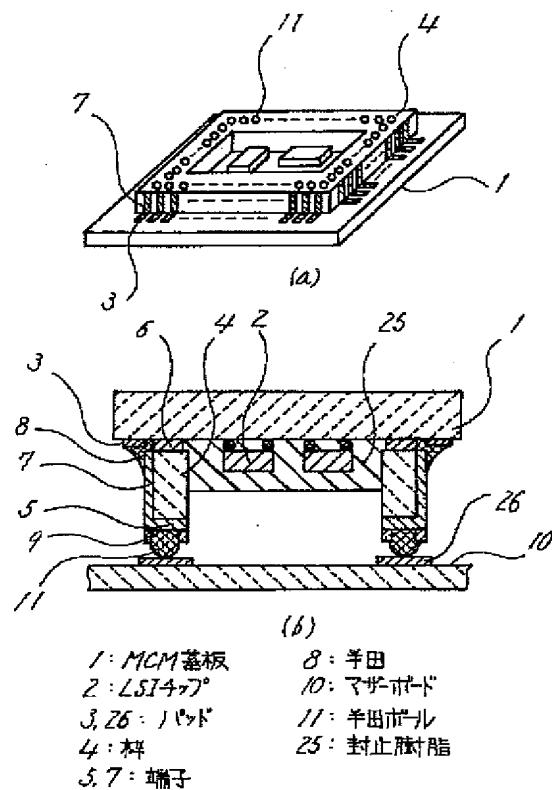
【符号の説明】

1	MCM基板
2	LSIチップ
3	パッド
4	枠
5	端子
6	接着剤
7	端子
8	半田
9	ダム
10	マザーボード
11	半田ボール
12	半田
13	接着剤
14	枠
15	半導体装置パッケージ
16	枠
17	半導体装置パッケージ
18	バンプ
19	半導体チップ
20	ワイヤー
21	MCM基板
22	マザーボード
23	ボールバンプ
24	枠
25	封止樹脂
26	パッド

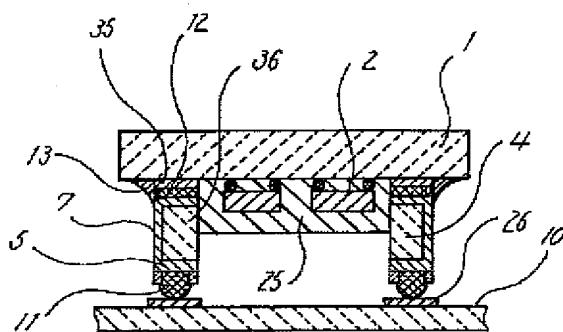
27 端子電極
28 枠
29 LSIチップ
30 MCM基板

* 31 半田ボール電極
32 配線層
33 スルーホール
*

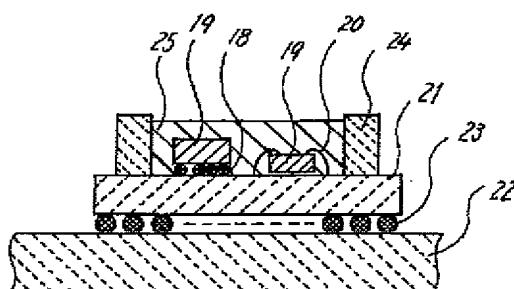
【図1】



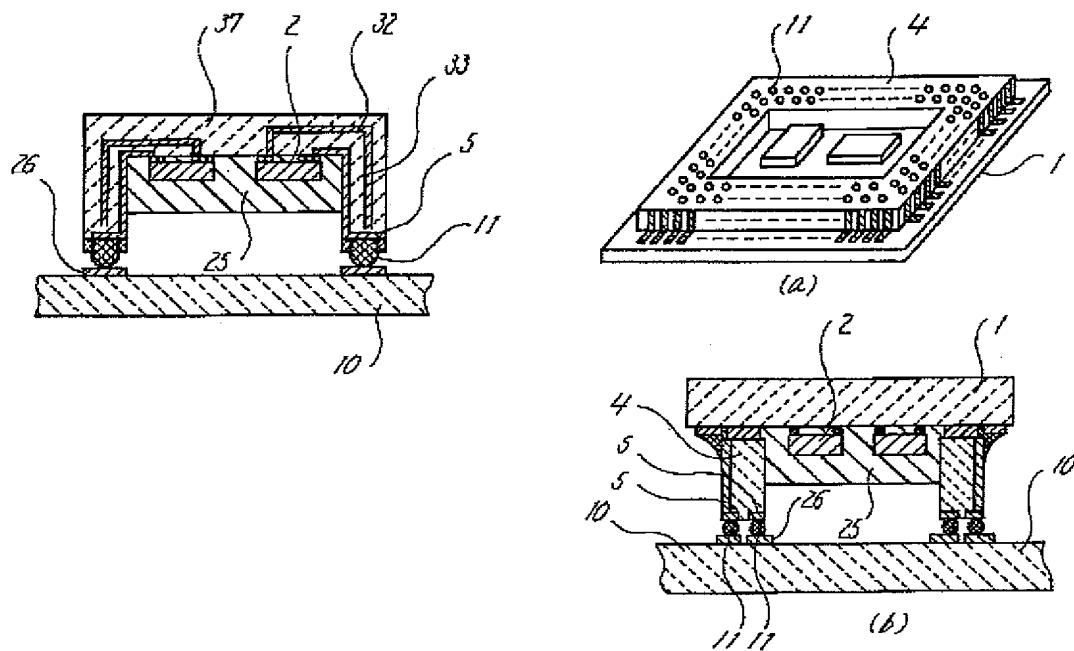
【図2】



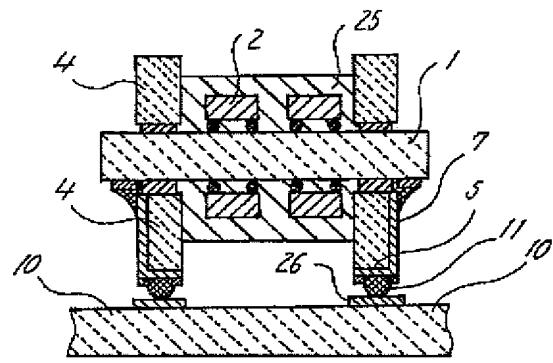
【図3】



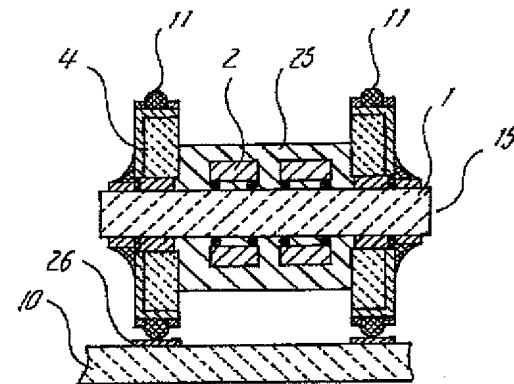
【図4】



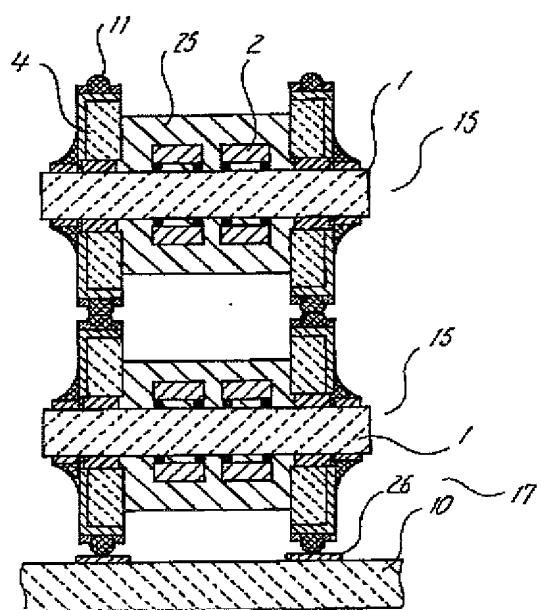
【図5】



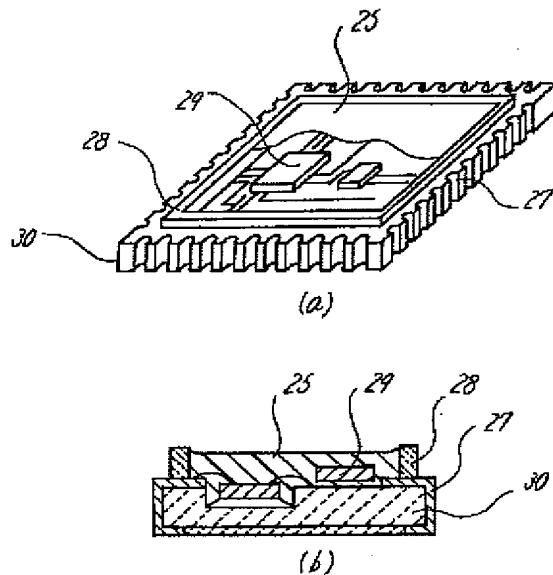
【図6】



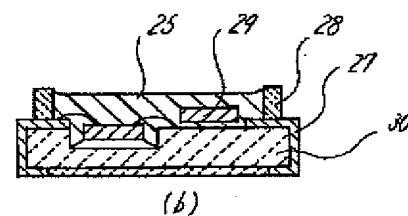
【図7】



【図9】



(a)



(b)